

Dipl.-Phys. Uwe Apel, Neckartailfingen

## **Fertigung von integrierten Leistungsbau-elementen in dielektrisch isolierten Substraten: Elektrische und thermische Eigenschaften unter Berücksichtigung möglicher thermoelektrischer Rückwirkungen**

Reihe **21**: Elektrotechnik

Nr. **241**

# Inhaltsverzeichnis

<b>1</b>	<b>Übersicht</b>	<b>1</b>
<b>2</b>	<b>Einleitung</b>	<b>4</b>
2.1	Herstellungsverfahren für dielektrisch isolierte Substrate . . . . .	6
2.1.1	Epitaxie auf isolierenden kristallinen Substraten . . . . .	6
2.1.2	Rekristallisation . . . . .	7
2.1.3	Epitaxial Lateral Overgrowth . . . . .	8
2.1.4	SIMOX . . . . .	8
2.1.5	Silicon Direct Bonding . . . . .	9
2.1.6	Harris-Prozeß . . . . .	11
2.2	Laterale Isolationsverfahren . . . . .	12
2.2.1	Laterale Isolation durch Oxidation . . . . .	12
2.2.2	Plasma-geätzte Gräben . . . . .	12
2.2.3	Anisotrop geätzte Gräben . . . . .	13
2.3	Vorteile der SDB-Technologie für die Integration von Leistungsbau-elementen . .	14
2.4	Zusammenfassender Stand der Technik . . . . .	21
<b>3</b>	<b>Integrierte laterale und quasi-vertikale DMOS-Transistoren in Silicon-Direct-Bonded (SDB)-Substraten</b>	<b>23</b>
3.1	Laterale DMOS-Transistoren . . . . .	25
3.1.1	Elektrische Eigenschaften . . . . .	28
3.1.2	Vereinfachte Beschreibung der Driftstrecken-Charakteristik . . . . .	32
3.2	Quasi-vertikale DMOS-Transistoren . . . . .	37
<b>4</b>	<b>Einfluß von hohen Temperaturen auf die Halbleiter- und Bauelementeparameter</b>	<b>41</b>
4.1	Bedeutung für den Bauelemente- und Schaltungsentwurf . . . . .	41
4.2	Physikalische Modelle . . . . .	42
4.2.1	Beweglichkeitsmodellierung von Ladungsträgern . . . . .	42
4.2.2	Empirische Ansätze und Handhabung in Schaltungssimulatoren . . . . .	49
4.2.3	Temperaturgang der Schwellenspannung . . . . .	50
4.2.4	Leckströme . . . . .	51
4.2.5	Trägerlebensdauer . . . . .	51
4.3	Berechnung der Temperaturerzeugung im Halbleiter . . . . .	52

5	Statisches und dynamisches Temperaturverhalten dielektrisch isolierter Leistungsbau- elemente	54
5.1	Bedeutung der Halbleitertemperatur für die Betriebssicherheit . . . . .	54
5.2	Bauelementeentwicklung und -optimierung unter Einbeziehungen der Tempera- tureinflüsse . . . . .	54
5.3	Einfluß der dielektrischen Isolation auf die Temperaturverteilung . . . . .	56
5.4	Verwendung von Isolationsmaterialien mit höherem thermischen Leitwert . . . . .	58
6	Dreidimensionales Berechnungsverfahren für mehrschichtige Substrate auf der Basis von Fourier- und Laplace-Transformation	60
6.1	Lösungsansatz . . . . .	60
6.1.1	Randbedingungen . . . . .	61
6.2	Mathematische Herleitung des Rechenverfahrens. . . . .	61
6.3	Implementierung der Laplace-Rücktransformation . . . . .	68
6.4	Ergebnisse von Beispielrechnungen . . . . .	69
6.4.1	Änderung der Größe des aktiven Gebiets . . . . .	70
6.4.2	Einfluß der Geometrien auf das zeitliche Temperaturverhalten . . . . .	73
6.5	Diamant als alternatives Isolationsmaterial . . . . .	76
6.6	Grenzen und Anwendbarkeit von Berechnungsverfahren . . . . .	77
7	Temperaturmessungen an lateralen und vertikalen DMOS auf SOI	80
7.1	Verschiedene Meßverfahren in der Literaturübersicht . . . . .	80
7.1.1	Elektrische Charakterisierung . . . . .	80
7.1.2	Flüssigkristallthermographie . . . . .	82
7.1.3	Noise Thermometry . . . . .	82
7.1.4	Diskussion der Verfahren . . . . .	83
7.2	<i>Bestimmung der Selbsterwärmung aus der Temperaturcharakteristik der Transistor- Ausgangskennlinie . . . . .</i>	84
7.2.1	LDMOS-Transistoren . . . . .	84
7.2.2	Kalibrierung . . . . .	87
7.2.3	Untersuchung der VDMOS-Transistoren . . . . .	89
7.3	Messung der Oberflächentemperatur mittels IR-Mikroskopie . . . . .	91
7.3.1	Eckdaten des Infrarot-Mikroskops . . . . .	91

7.3.2	Genauigkeit der angezeigten Temperatur, Kalibrierung . . . . .	92
7.3.3	Rückrechnung auf die Temperatur im dynamischen Meßverfahren . . . . .	93
7.3.4	Dynamische Eigenschaften . . . . .	95
7.3.5	Emissivitätsbestimmung der zu messenden Oberfläche . . . . .	95
<b>8</b>	<b>Ergebnisse</b>	<b>99</b>
8.1	Effektive thermische Widerstände von LDMOS-Transistoren in Substraten mit unterschiedlichen Schichtdicken . . . . .	99
8.1.1	Interpretation von Schadensbildern . . . . .	99
8.1.2	Meßkurven und Interpretation . . . . .	101
8.1.3	Vergleich mit Berechnungsergebnissen . . . . .	106
8.1.4	Diskussion des Meßverfahrens . . . . .	108
8.2	Ergebnisse des elektrischen Meßverfahrens bei quasi-vertikalen DMOS-Transistoren	109
8.3	IR-Mikroskopmessungen an VDMOS-Transistoren . . . . .	112
8.3.1	Statischer Betrieb und laterale Temperaturverteilung . . . . .	112
8.3.2	Meßkurven bei Ein- und Ausschaltvorgängen . . . . .	114
8.4	Zuordnung und Auswertung von thermischen Zeitkonstanten . . . . .	117
8.4.1	Vereinfachte Abschätzung thermischer Zeitkonstanten . . . . .	118
8.4.2	Differenzierte Beschreibung des Einflusses der Schichtdicke des Handle-Wafers auf das zeitliche Verhalten . . . . .	123
8.5	Erreichbare Genauigkeiten und Anwendungsgrenzen . . . . .	126
<b>9</b>	<b>Zusammenfassung</b>	<b>128</b>
<b>10</b>	<b>Diskussion und Ausblick</b>	<b>131</b>