

| | | |
|----------|---|-----------|
| 1 | Einleitung | 1 |
| 2 | Zeitdiskretes Modell von Datenübertragung und Empfang | 6 |
| 2.1 | Motivation | 6 |
| 2.2 | Modell einer digitalen Datenübertragung | 6 |
| 2.3 | Zustandsbeschreibung des zeitdiskreten Kanals | 10 |
| 2.4 | Optimaldetektion | 14 |
| 2.5 | Parameter von Übertragung und Empfang | 17 |
| 3 | Sequentielle Detektionsalgorithmen | 18 |
| 3.1 | Überblick | 18 |
| 3.2 | Allgemeine Eigenschaften sequentieller Detektionsalgorithmen | 18 |
| 3.2.1 | Suche im Kombinationsbaum | 20 |
| 3.2.2 | Suche im Trellis | 22 |
| 3.2.3 | Kriterien zur Klassifikation von SDA | 22 |
| 3.3 | Basisobjekte und Operationen | 23 |
| 3.3.1 | Basisobjekte | 23 |
| 3.3.2 | Operationen auf Pfaden | 24 |
| 3.3.3 | Operationen auf Listen | 25 |
| 3.4 | Beurteilungskriterien für Algorithmen und Implementierungen | 26 |
| 3.4.1 | Komplexitätsanalyse | 26 |
| 3.4.2 | Fehlerrate | 26 |
| 3.4.3 | Mittlere Anzahl berechneter Metriken | 27 |
| 3.4.4 | Mittlere Anzahl an Sortierschritten pro Pfaderweiterung | 27 |
| 3.4.5 | Speicherkosten | 27 |
| 3.4.6 | Notation für die Komplexität | 27 |
| 3.5 | M-Algorithmus | 28 |
| 3.6 | Generalisierter Stack-Algorithmus | 30 |
| 4 | Begriffe zu Sortierverfahren und Architekturmerkmale ihrer Implementierung | 32 |
| 4.1 | Motivation | 32 |
| 4.1.1 | Einführung | 32 |
| 4.1.2 | Informationsbeschaffung | 33 |
| 4.1.3 | Datentransport | 34 |
| 4.2 | Ein-/Ausgabeverhalten | 35 |
| 4.3 | Steuerungsverhalten | 37 |
| 4.3.1 | SISD-Architektur | 40 |
| 4.3.2 | SIMD-Architektur | 40 |
| 4.3.3 | MIMD-Architektur | 42 |
| 4.3.4 | MISD-Architektur | 42 |
| 4.4 | Datenstrukturen für Sortierverfahren | 42 |
| 4.4.1 | Überblick | 42 |
| 4.4.2 | Feld | 43 |
| 4.4.3 | Lineare Liste | 43 |
| 4.4.4 | Prioritätsdecoder | 43 |
| 4.4.5 | Baum | 43 |
| 4.5 | Verbindungsstrukturen | 46 |
| 4.5.1 | Bus | 49 |
| 4.5.2 | Schaltmatrix | 50 |
| 4.5.3 | Lineares Feld | 51 |
| 4.5.4 | Netzstruktur | 51 |
| 4.5.5 | Baumstruktur | 52 |
| 4.5.6 | Hyperkubusstruktur | 53 |
| 4.5.7 | Perfect-Shuffle | 53 |

| | | |
|----------|--|------------|
| 4.6 | Abbruchverhalten | 55 |
| 4.7 | Maße für Vorsortiertheit | 56 |
| 4.8 | Kostenmaße | 58 |
| 5 | Sortieralgorithmen | 61 |
| 5.1 | Sequentielle Sortierverfahren | 61 |
| 5.1.1 | Sortieren durch Auswahl | 61 |
| 5.1.2 | Sortieren durch Einfügen | 62 |
| 5.1.3 | Bubble Sort | 63 |
| 5.1.4 | Quicksort | 64 |
| 5.1.5 | Heapsort | 65 |
| 5.1.6 | Internes Mergesort | 66 |
| 5.1.7 | Radix-exchange Sortieralgorithmus | 67 |
| 5.1.8 | Fachverteilungsalgorithmen mit Hash-Funktion | 68 |
| 5.1.9 | Externes Mergesort | 68 |
| 5.1.10 | Peak-Sort | 69 |
| 5.2 | Vollständige parallele Sortierverfahren | 71 |
| 5.2.1 | Einführung in parallele Sortierverfahren | 71 |
| 5.2.2 | N-Sortierblock | 71 |
| 5.2.3 | Odd-Even Merge | 73 |
| 5.2.4 | Bitonischer Sortieralgorithmus | 76 |
| 5.2.5 | Perfect-Shuffle Sortieralgorithmus | 80 |
| 5.2.6 | Enumeration Sortieralgorithmus | 82 |
| 5.3 | Unvollständige parallele Sortierverfahren | 84 |
| 5.3.1 | Prioritätsdecoder | 84 |
| 5.3.2 | Erweiterter Prioritätsdecoder (EPD) | 85 |
| 5.3.3 | Maskensortierverfahren im Netz | 89 |
| 5.3.4 | Bereichssortierverfahren | 97 |
| 6 | Architektur von sequentiellen Detektoren | 103 |
| 6.1 | Übersicht | 103 |
| 6.2 | Struktur eines sortierenden SDA | 103 |
| 6.2.1 | Struktur eines GSA-Detektors | 104 |
| 6.2.2 | Struktur eines MA-Detektors | 106 |
| 6.3 | Verbindung zwischen SOE und PEE | 108 |
| 6.4 | Struktur der Sortiereinheit | 110 |
| 6.4.1 | Reduzierte Anforderungen an den Sortieralgorithmus | 110 |
| 6.4.2 | Sortiereinheit | 110 |
| 6.5 | Struktur einer Pfaderweiterungseinheit | 111 |
| 6.6 | Wahl von Bausteinen | 112 |
| 6.7 | Verschiedene Implementierungen | 117 |
| 6.7.1 | Mikroprozessor-basierte Lösung | 117 |
| 6.7.2 | Multiprozessor-Architektur nach Mohan und Sood | 118 |
| 6.7.3 | M-Algorithmus mit Selektionsalgorithmus nach Simmons | 119 |
| 6.7.4 | M-Algorithmus mit Bitonischem Sortierer | 121 |
| 6.7.5 | M-Algorithmus mit EPD | 123 |
| 6.7.6 | Stackalgorithmus mit Prioritätsdecoder | 126 |
| 6.7.7 | GSA mit PDPE | 126 |
| 6.7.8 | FPGA-Entwurf für GSA mit Bereichssortierverfahren | 127 |
| 7 | Leistungsvergleich bei Datenübertragung | 131 |
| 7.1 | Übersicht | 131 |
| 7.2 | Einfluß der Quantisierung auf den VA | 132 |
| 7.3 | Einfluß der Parametrisierung auf den GSA | 136 |
| 7.4 | Einfluß der Quantisierung auf den GSA | 137 |

| | | |
|----------|--|------------|
| 7.5 | Sortierverfahren EPD | 139 |
| 7.6 | Bereichssortierverfahren | 139 |
| 7.7 | Maskensortierverfahren | 140 |
| 7.8 | Geschwindigkeitsvergleich | 142 |
| A | Anhang | 145 |
| B | Abkürzungen, Bezeichnungen, Symbole | 147 |
| B.1 | Wichtige Bezeichnungen | 147 |
| B.2 | Abkürzungen | 152 |
| B.3 | Funktionen | 153 |
| C | Literatur | 154 |