

# Inhaltsverzeichnis

<b>Verwendete Abkürzungen und Formelzeichen</b> .....	<b>VII</b>
<b>1 Einführung in die Thematik</b> .....	<b>1</b>
1.1 Anforderungen an die Zwischenspeicher .....	3
1.2 Realisierungsalternativen von Zwischenspeichern .....	3
1.3 Ziele der Arbeit .....	5
1.4 Aufbau der Arbeit .....	6
<b>2 Diskussion von Arbeiten mit ähnlicher Thematik</b> .....	<b>8</b>
<b>3 Übersicht über die graphenbasierte Synthese von Zwischenspeichern</b> .....	<b>13</b>
3.1 Syntheseablauf beim graphenbasierten Verfahren .....	13
3.2 Zielarchitektur der graphenbasierten Synthese .....	14
<b>4 Formale Darstellung des Syntheseproblems</b> .....	<b>17</b>
4.1 Spezifikation der Datenströme an den Schnittstellen des Zwischenspeichers .....	17
4.2 Charakterisierung einer Anwendung durch Kenngrößen .....	19
4.3 Untere Grenzen für Schaltungsparameter des Zwischenspeichers .....	23
4.4 Auswirkungen der Schaltungsstruktur auf den Schaltungsaufwand .....	24
4.5 Zuweisungsprobleme der Zwischenspeichersynthese .....	27
4.5.1 Zuweisung der Daten zu den Speicherzellen .....	27
4.5.1.1 Statische Zuweisung .....	28
4.5.1.2 Dynamische Zuweisung .....	29
4.5.2 Zuweisung der Datenzugriffe .....	29
4.5.3 Zuweisung der Daten zu Datengruppen .....	31
4.5.3.1 Gruppierung einzelner Daten mittels Integer–Linear–Programming .....	32
4.5.3.2 Gruppierung einzelner Daten mittels Left–Edge–Algorithmus .....	33
4.5.3.3 Gruppierung der Daten mittels Clique–Partitioning entsprechend dem Auftreten auf den Eingangsdatenströmen .....	34
4.5.3.4 Vergleich der Methoden zur Gruppierung der Daten .....	36
<b>5 Lösungsansatz der graphenbasierten Synthese</b> .....	<b>37</b>
5.1 Ermittlung des Entwurfsraums und Darstellung als Graph .....	37
5.1.1 Entwurfsraum bei Datenpartitionierung .....	40
5.2 Abbildung der zu speichernden Daten auf den Datenflußgraphen .....	42
5.2.1 Einschreiben neuer Daten .....	47
5.2.2 Abbildung der Daten nach dem Einschreiben .....	47
5.2.2.1 Abbildung eines eingeschriebenen Datums für seine gesamte Lebensdauer ...	47
5.2.2.2 Abbildung aller jeweilig gespeicherten Daten für den betrachteten Zeitpunkt .	48
5.2.2.3 Bestimmung des Folgespeicherknotens .....	50
5.3 Auswirkung der Abbildungsalgorithmen auf die Struktur des Datenflußgraphen .....	51
5.4 Transformation des Datenflußgraphen in eine Schaltung .....	54
5.4.1 Transformation bei einer Registerrealisierung .....	54
5.4.2 Transformation bei einer RAM–Realisierung .....	56
5.4.3 Schaltungsarchitektur bei Datenpartitionierung .....	56
5.4.4 Berechnung der Kontrollsignale .....	57

5.5	Erweiterung der graphenbasierten Synthese .....	57
5.5.1	Schaltungen mit Grundverzögerung am Ausgang .....	58
5.5.2	Parametrisierbare Registerschaltungen mit fester Grundstruktur .....	60
<b>6</b>	<b>Ergebnisse und Integration in ein Synthesesystem .....</b>	<b>64</b>
6.1	Kriterium zur Bewertung .....	64
6.2	Diskussion der Ergebnisse .....	65
6.2.1	Auswirkung der Abbildungsalgorithmen auf den Schaltungsaufwand .....	66
6.2.2	Auswirkung der Datenpartitionierung auf den Schaltungsaufwand .....	68
6.2.3	Auswirkung der Grundverzögerungen am Ausgang auf den Schaltungsaufwand .....	69
6.3	Bewertung der graphenbasierten Synthese hinsichtlich Register- und RAM-Schaltungen .....	71
6.4	Vergleich mit anderen Syntheseansätzen für Speicher .....	71
6.5	Bei der Bewertung vernachlässigte Einflüsse .....	72
6.5.1	Behandlung periodischer Datentransferprobleme .....	74
6.6	Integration in ein Gesamtsynthesesystem .....	77
<b>7</b>	<b>Zusammenfassung .....</b>	<b>80</b>
<b>8</b>	<b>Literaturverzeichnis .....</b>	<b>83</b>
<b>Anhang</b>	<b>.....</b>	<b>88</b>
A 1	FFT: Delay-Kommutator für die FFT .....	90
A 2	Subsample: Umsortieren nach Unterabtastung .....	93
A 3	MMM: Datenzufuhr zu einem Array-Prozessor für die Multiplikation zweier Matrizen .....	96
A 4	Scan-Con: Konvertierung von zeilenweiser in zickzackförmige Übertragung .....	98
A 5	D2MAC: Konvertierung von CCIR601/656 nach D2MAC .....	100
A 6	FIR: Datenzufuhr zu einem Array-Prozessor für eine zweidimensionale FIR-Filterung .....	102